

Análisis y Diseño de Circuitos Analógicos 1

LABORATORIO 8 : FUENTES DE CORRIENTE

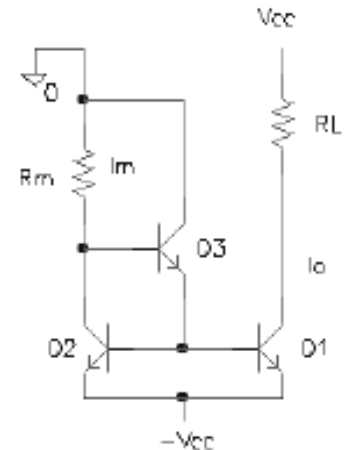
Práctica 1: Fuente de corriente modificada

ANTES DEL LABORATORIO

- Diseñar la fuente de corriente que se muestra en la figura de manera que $I_o = 0,5 \text{ [ma]}$.
- Para esto tenga las siguientes consideraciones: $V_{cc} = 7 \text{ [V]}$
- Calcule el factor de estabilidad S_{β} .
- Explique porque se utiliza el transistor Q_3 , y que ventajas trae.

EN EL LABORATORIO

- Implemente dicho circuito utilizando transistores CA3083 (Ver nota al pie).
- Coloque como Carga una resistencia de de $2\text{K}\Omega$ y luego verifique la variación de I_o , variando V_{cc} y $-V_{cc}$ para 5 valores que considere representativos. Explique diferencias y posibles soluciones.



Nota: Utilizar para esta etapa el circuito CA3083 de Intersil existente en el laboratorio. Se adjuntan las hojas de dato.

Práctica 2: Polarización por fuente de corriente

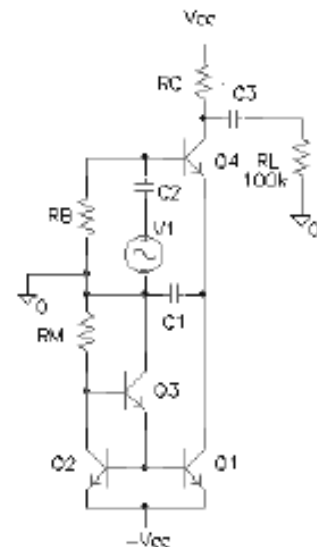
ANTES DEL LABORATORIO

- Agregar a la etapa diseñada en el inciso anterior, el emisor común, que se muestra en la figura.
- ¿Cuál es el voltaje de emisor?
- Diseñar R_C de manera de obtener una $V_{ceq} = 3\text{V}$.
- Calcular la Impedancia de salida vista desde R_L , y la impedancia de entrada que vé el generador a frecuencias medias.
- Diseñar la frecuencia de corte de cada capacitor, especificar criterio. $f_{ci} = 1\text{k}$.
- Calcular la ganancia V_r/V_i

EN EL LABORATORIO

- Medir la Ganancia V_r/V_i .
- Medir la impedancia de salida vista desde R_L .

Nota: Utilizar para esta etapa el circuito CA3083 de Intersil existente en el laboratorio. Se adjuntan las hojas de dato.



Práctica 3: Carga activa

ANTES DEL LABORATORIO

- Adosar a la etapa del inciso anterior el transistor J1, y diseñar R_m y R_f de manera de lograr ajustar la corriente por el drain igual a la corriente de la fuente en el emisor. ($V_{ds} = 4$ [V]). Se recomienda que R_m sea un pote de por lo menos 20 vueltas, a fin de lograr una sintonia mas fina.
- Calcular la ganancia V_{rl}/V_i
- Calcular la impedancia de salida vista sobre R_l .

EN EL LABORATORIO

- Medir la ganancia V_o/V_i
- Medir la impedancia de salida.

Nota: Antes de conectar el Fet a la etapa sintonizarlo bien.

Observaciones:

El alumno deberá tener en su cuaderno de Laboratorio para CADA circuito estudiado:

- Diseño
- Análisis
- Cálculos
- Mediciones
- Resultados Experimentales

